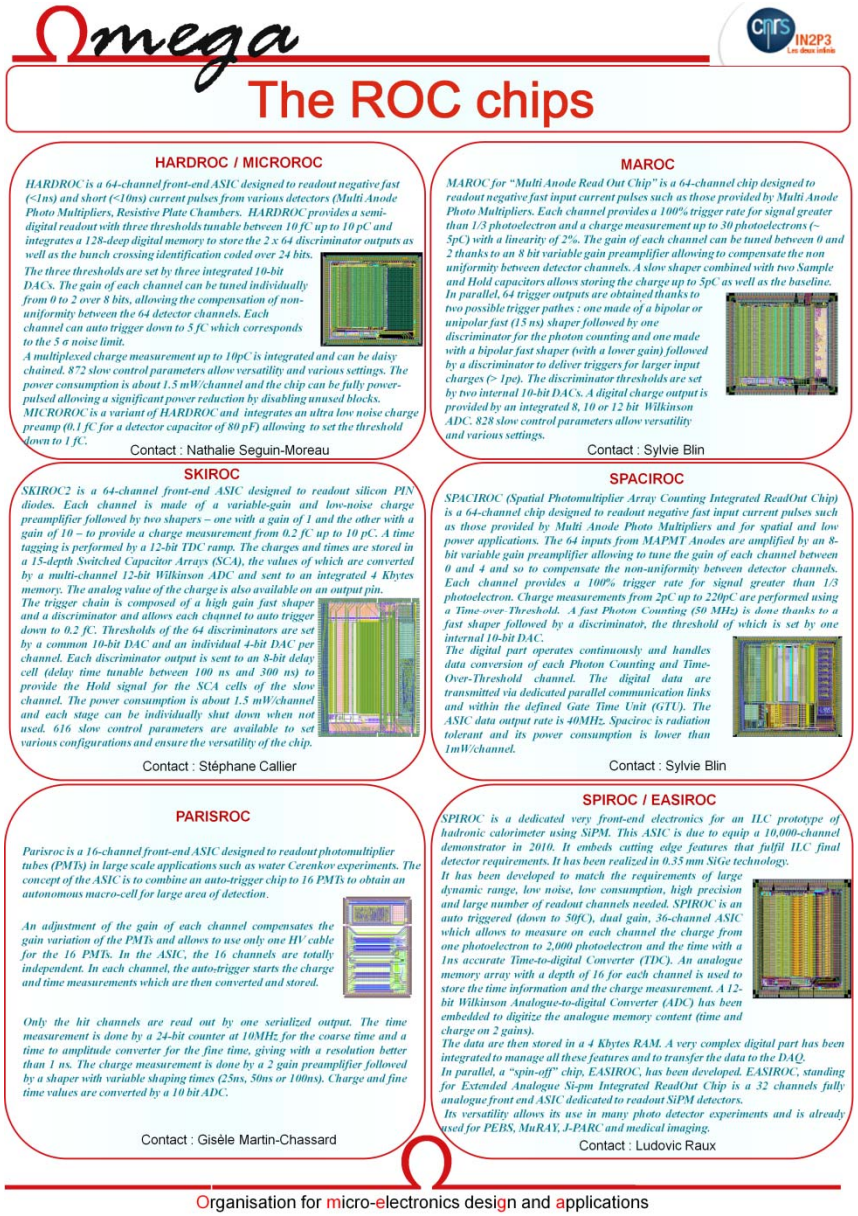
Les ROC chips

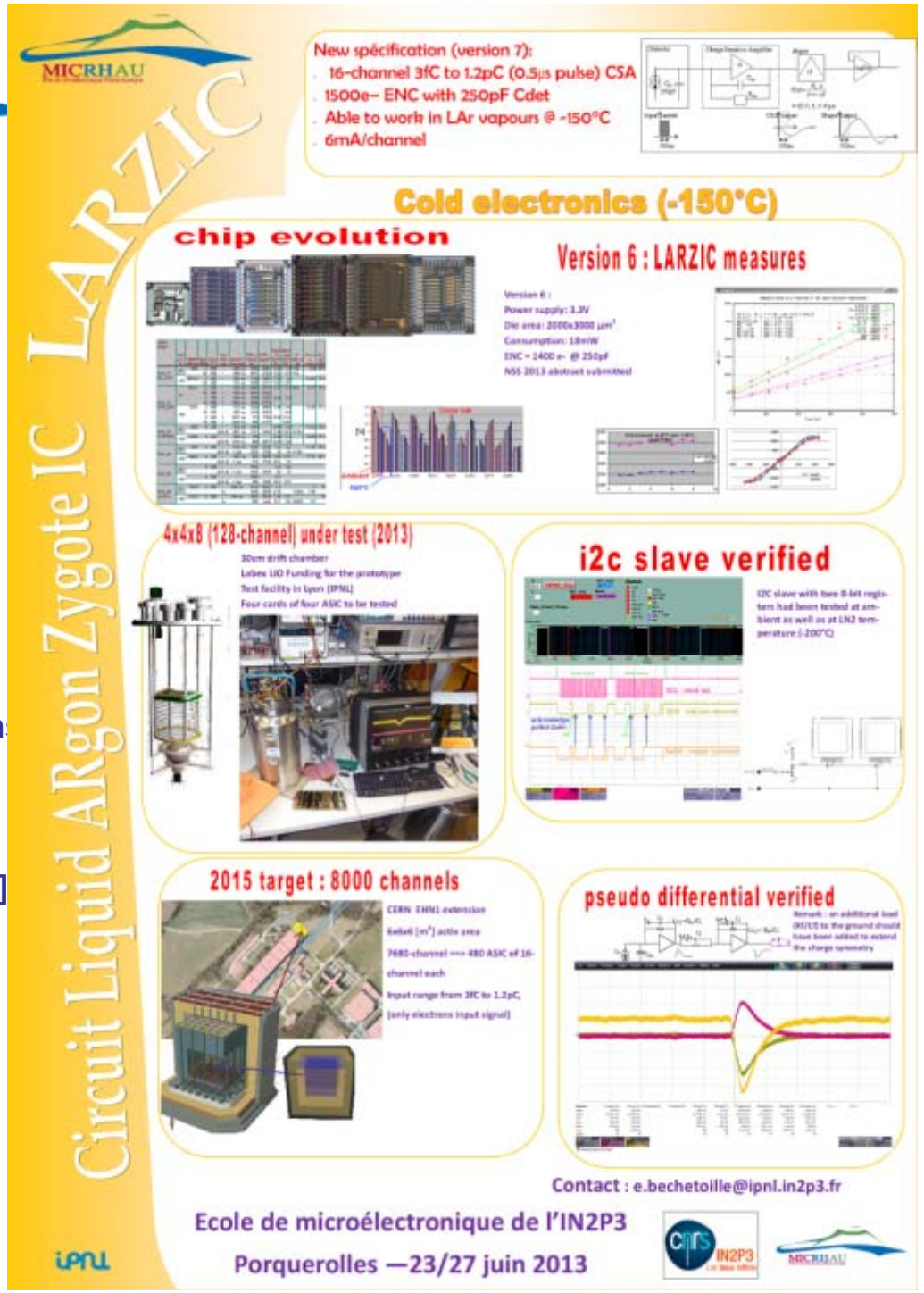
Laboratoire : UMS OMEGA

Sujet : aperçu des circuits complets réalisés par le pôle OMEGA : un nom de contact est associé à chaque circuit



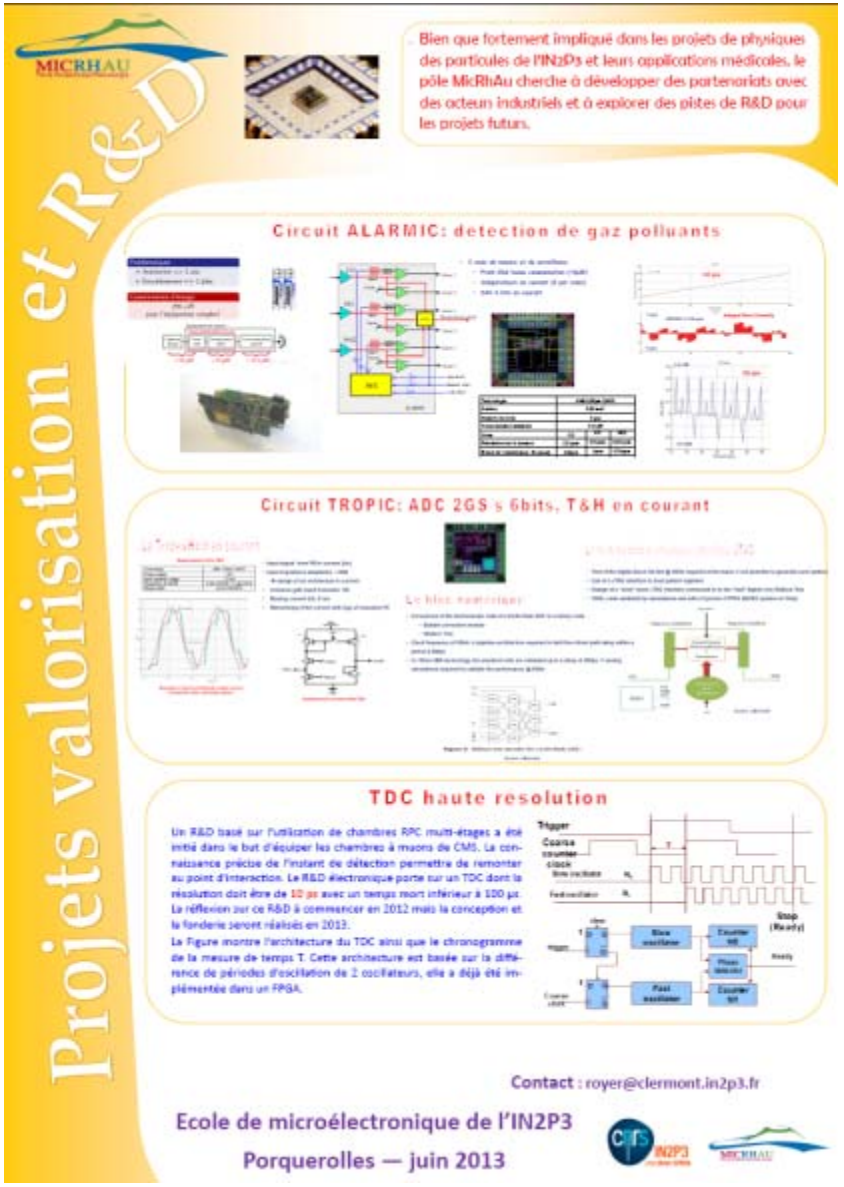
Electronique à froid

- Evolution du circuit depuis 2007
  - Test à froid de différents blocs
  - Ajout de fonctionnalités
- Test en cours à l'IPNL sur détecteur 128 voies
  - 4 cartes de 4 circuits
  - Points délicats : filtrage des alimentation
- Perspectives 2015
  - Test au CERN sur chambre de 6x6x6 [m^3]
  - Dynamique : -3fC à -1.2pC
  - Intégration 16 voies par chip



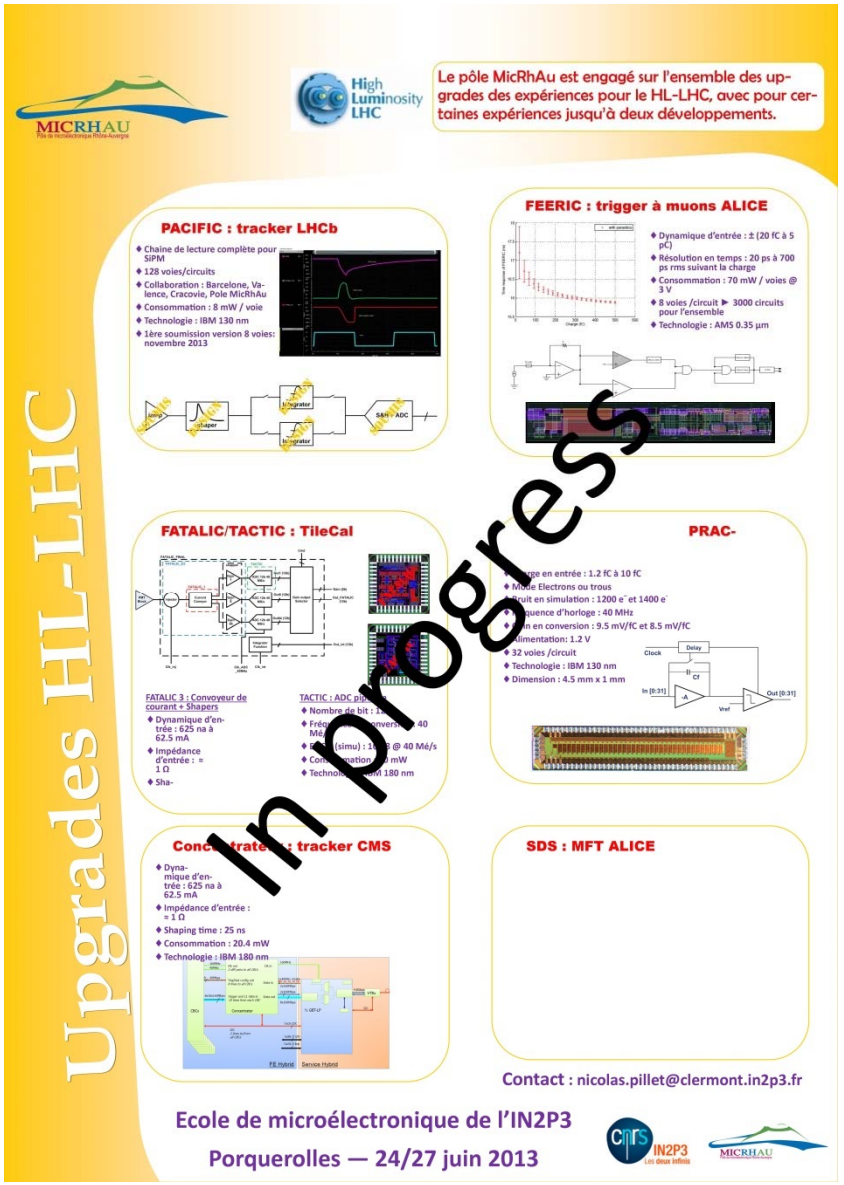
Projets de valorisation et R&D @ MicRhAu

- **Projet de valorisation: circuit ALARMIC**
  - **Mesure et surveillance de 3 gaz polluants sans fil**
  - **VFE, comparateurs et DAC très basse conso.**
- **R&D: circuit TROPIC**
  - **T&H et bloc numérique pour ADC 2GHz 6 bits**
  - **Application: filtrage optimal temps réel (TEP TOF)**
- **R&D: TDC haute résolution**
  - **Dédié aux chambres RPC à muons pour CMS**
  - **Résolution visée: 10 ps**
  - **Architecture basée sur la différence de périodes d'oscillation de 2 oscillateurs**



Les upgrades HL-LHC @ MicRhAu

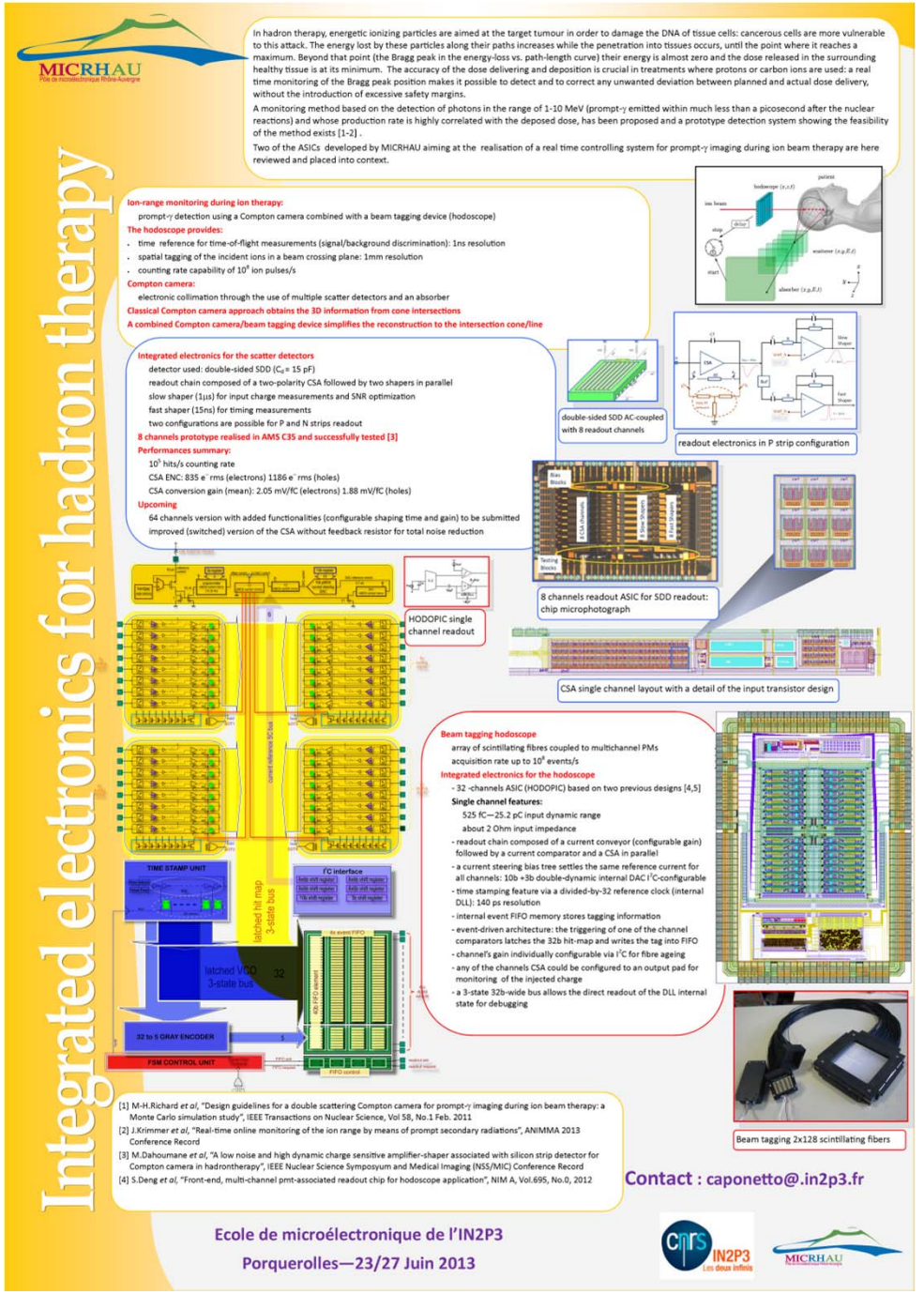
- Trigger à muons ALICE : circuit **FEERIC**
  - Front-end analogique / Précision en temps
- Tracker CMS : circuit **PRACTIC_32**
  - Front-end analogique multivoie
- TileCal ATLAS : circuit **FATALIC/TACTIC**
  - Front-end analogique à sortie numérique
- Tracker LHCb : circuit **PACIFIC**
  - Front-end analogique multivoie
- Tracker CMS : circuit **Concentrateur**
  - Circuit de traitement numérique
- MFT ALICE : circuit **SDS**
  - Circuit de traitement numérique



Electronique intégrée pour applications en hadron thérapie

MICRHAU
Pôle de microélectronique Rhône-Auvergne

- Aperçu des circuits intégrés réalisés dans le cadre des problématiques de hadron thérapie
- un ASIC multivoie pour la lecture de SDD double polarité a été fondu et testé
  - une deuxième version est prévue
- un ASIC multivoie mixed-signal pour l'étiquetage temporel et l'enregistrement de la position de hits provenant de fibres scintillantes a été soumis pour la fabrication en Juin 2013

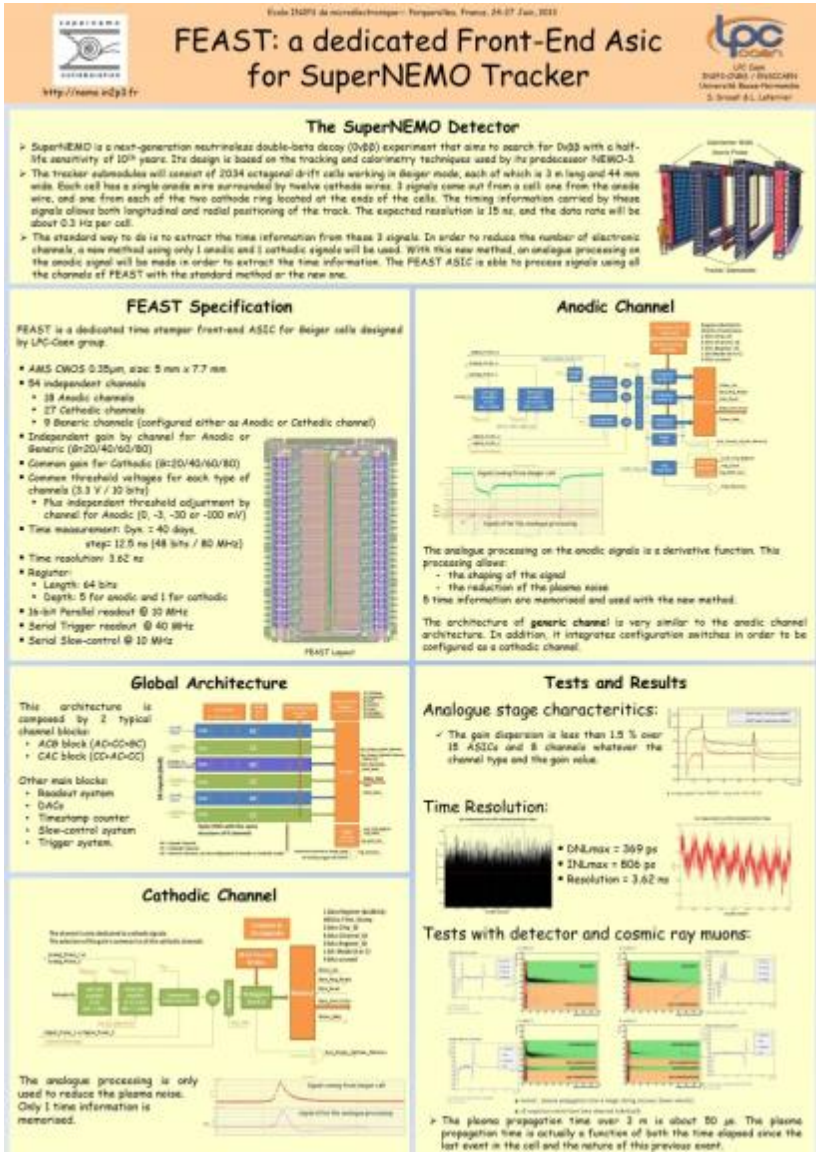


FEAST: a dedicated Front-End ASIC for SuperNEMO Tracker

- LPC Caen
  - ✓ Service Electronique-Microélectronique
    - S. Drouet / L. Leterrier (ASIC)
    - F. Boumard / J. Langlois (Cartes de tests)
  - ✓ Service Instrumentation
    - J. Brégeault (Logiciel d'acquisition)

- SuperNEMO
  - ✓ Physique du neutrino (Etude de la double désintégration β sans neutrino)
  - ✓ Démonstrateur SuperNEMO
    - Construction 2013-2014
    - ≈2000 voies pour le tracker (150 ASICs)

- FEAST
  - ✓ Techno: AMS 0,35µm CMOS
  - ✓ ASIC pour le trajectographe
  - ✓ ASIC codeur de temps avec mise en forme analogique du signal à traiter
  - ✓ 54 voies indépendantes



SCATS
Sixteen Channel Absolute Time Stamper

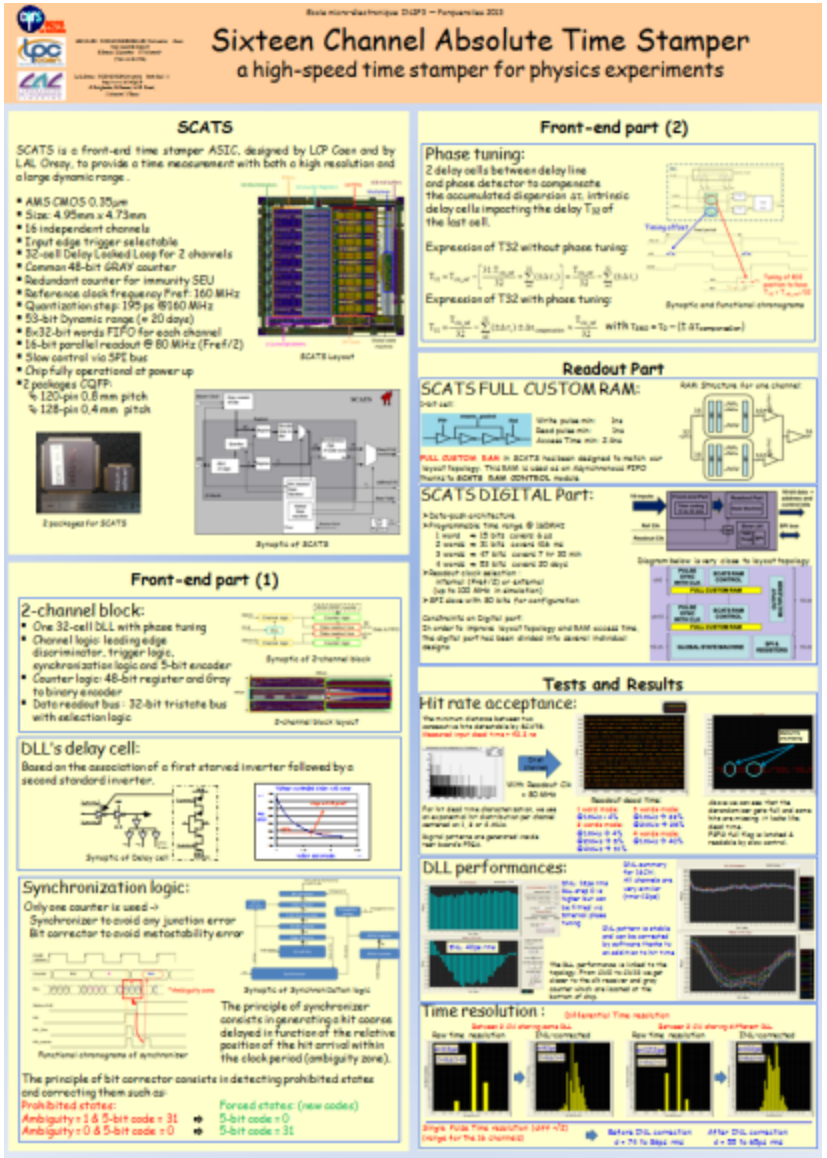
- LAL / LPC

C. Beigbeder[1], D. Breton[1], S. Drouet[2], A. El Berni[1],

L. Leterrier[2], J. Maalmi[1], V. Tocut[1], Ph. Vallerand[2*]

1: LAL Orsay 2: LPC Caen *: now at GANIL Caen

- SCATS
  - Time measurement
  - A high- speed, high resolution and large dynamic time stamper



ASPIC: Analog Signal Processing Integrated Circuit

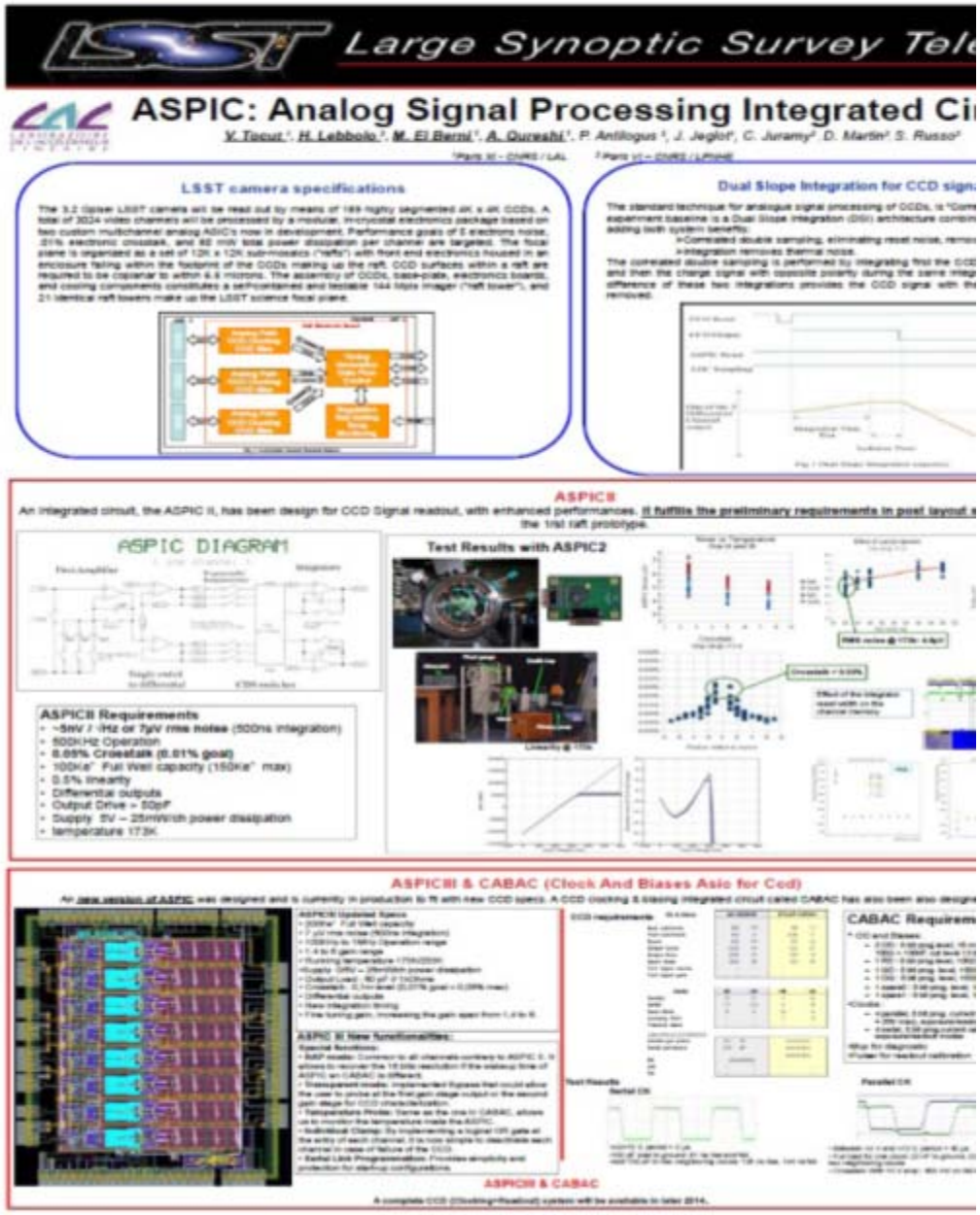
IN2P3
Les deux infinis

LAL/LPNHE

- LSST

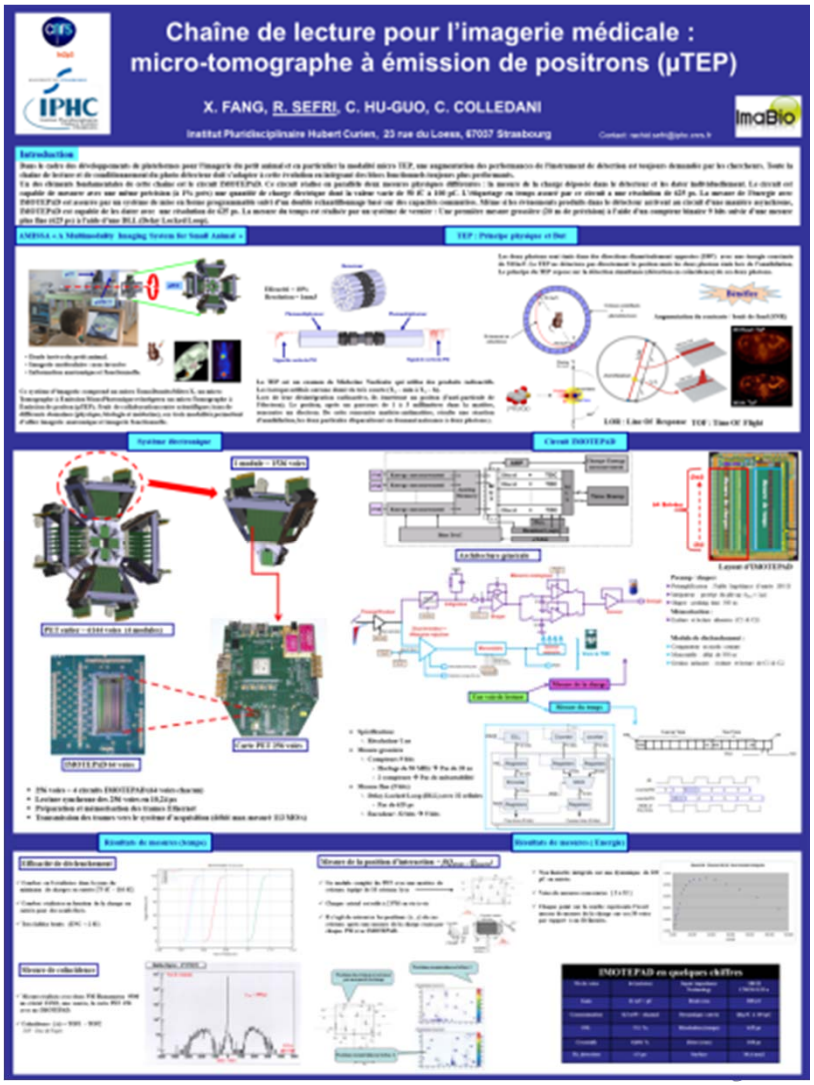
Sujet/Domaine

- Energie Noire
- Supernovae



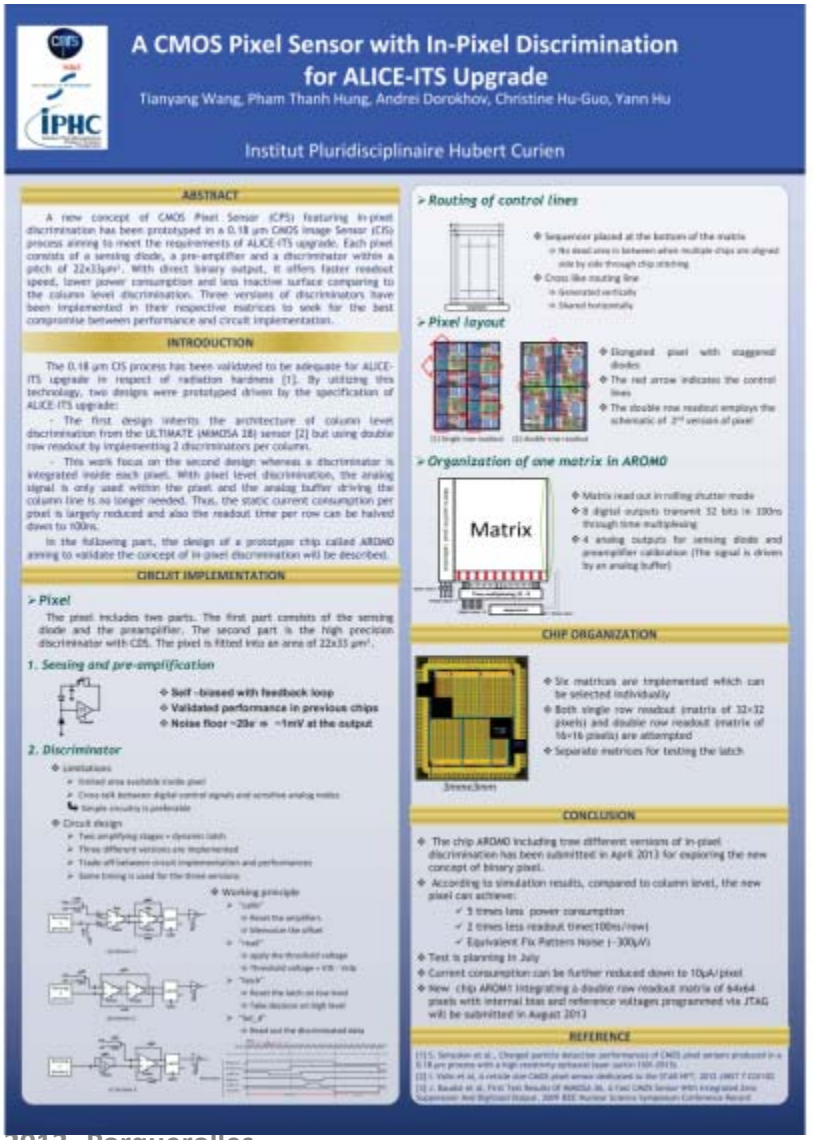
IMOTEP
pour IMagerie TEP

- IPHC - Groupe IMABIO
  - Plateforme AMISSA
- Sujet/Domaine
  - Circuit pour PM multivoies
    - Mesure d'énergie corrélée en temps
    - Dynamique d'entrée: 2 10^3 à 1%
    - Dynamique 10 µs ,résolution 625 ps
- Interlocuteur
  - Xiaochao FANG



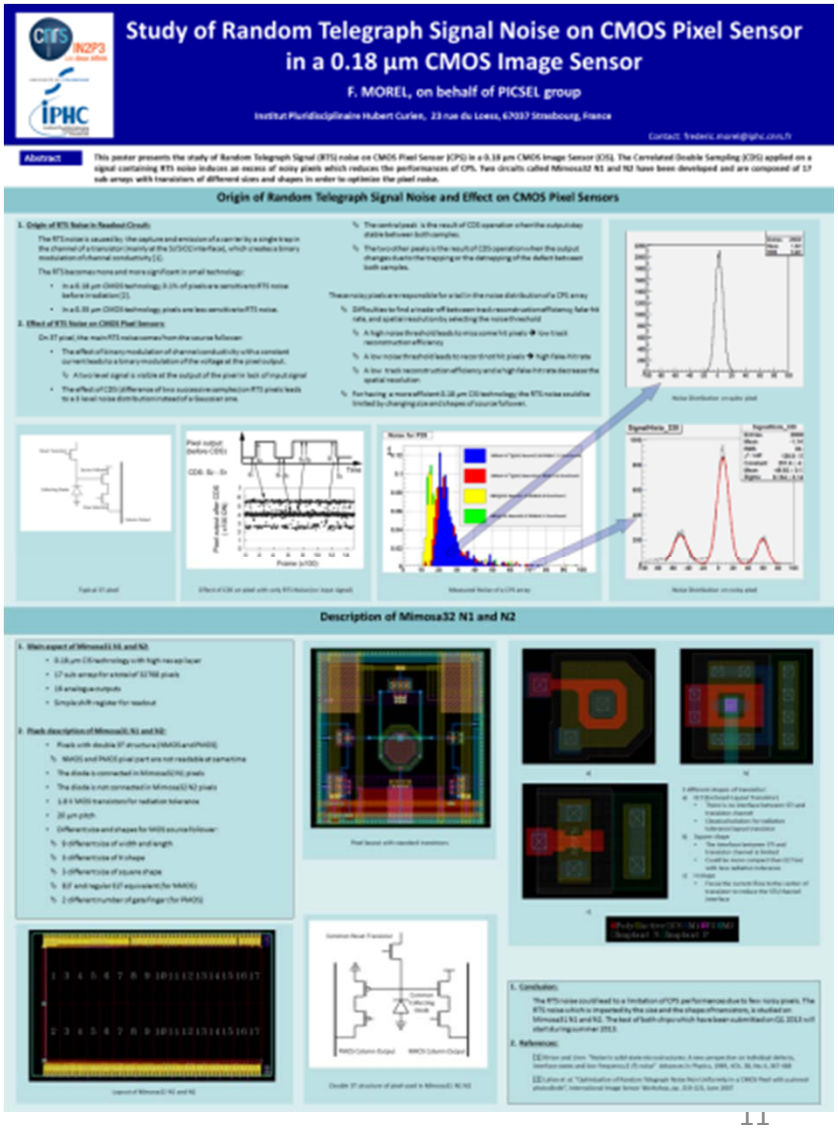
AROM
Accelerated Read Out Mimosa

- IPHC - Groupe PICSEL
  - Upgrade ITS ALICE
- Sujet/Domaine
  - Pixels à discriminateur embarqué
    - Faible consommation
    - Grande vitesse de lecture
  - Etude de 3 architectures
- Interlocuteur
  - Hung PHAM



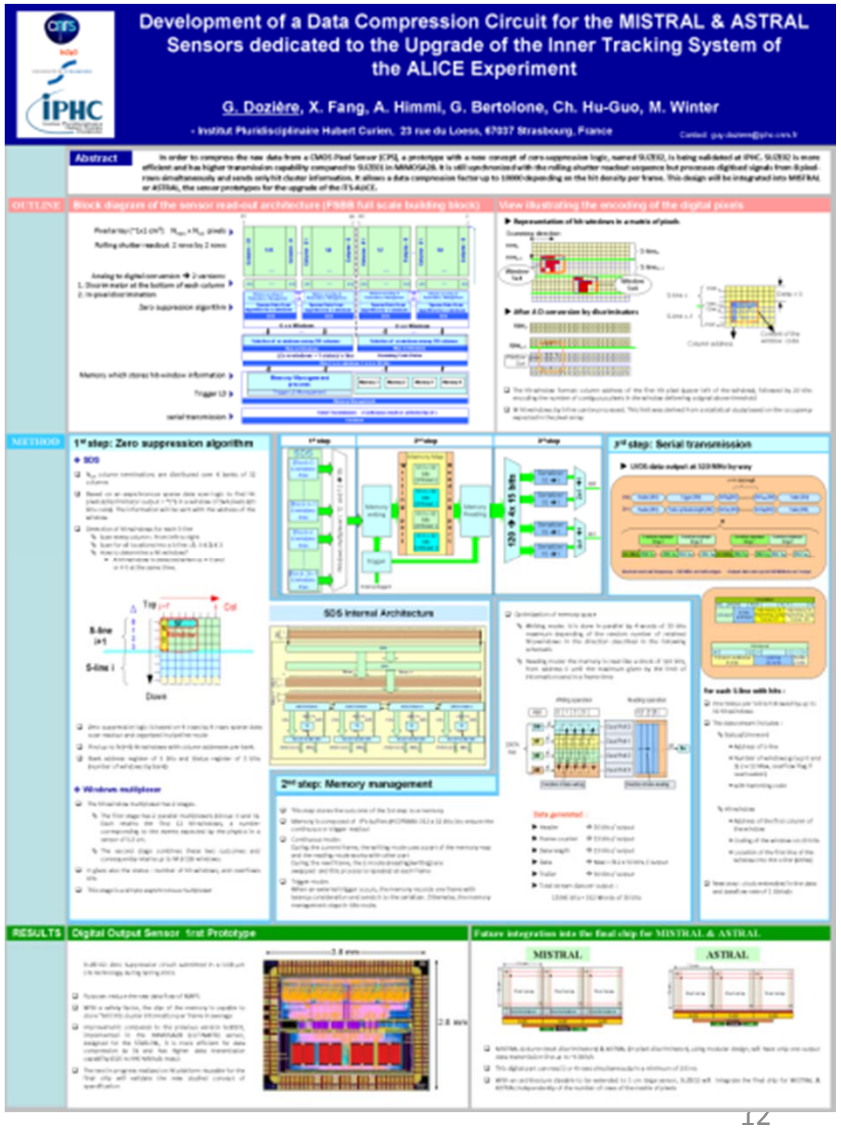
MIMOSA32 N1 & N2
Etude du bruit "Random Telegraph Signal"

- IPHC - Groupe PICSEL
  - Upgrade ITS ALICE
- Sujet/Domaine
  - Optimisation des pixels
    - SF pour lecture de la chaîne
    - Etude en fonction de la taille et la géométrie du SF
- Interlocuteur
  - Frédéric MOREL



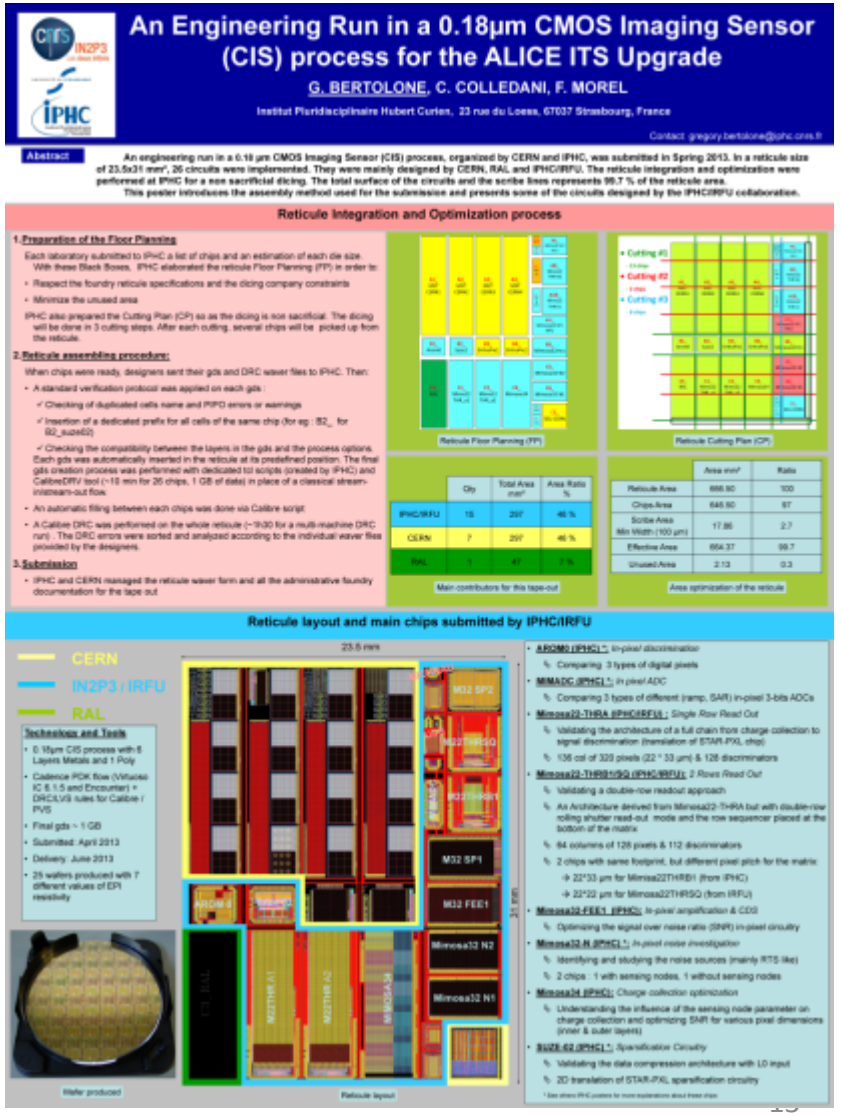
SUZE02
SUpression de ZEro des capteurs MISTRAL / ASTRAL

- IPHC - Groupe PICSEL
  - Upgrade ITS ALICE
- Sujet/Domaine
  - Suppression de zéros
  - Gestion mémoire
  - Transmission de données
- Interlocuteur
  - Abdelkader HIMMI



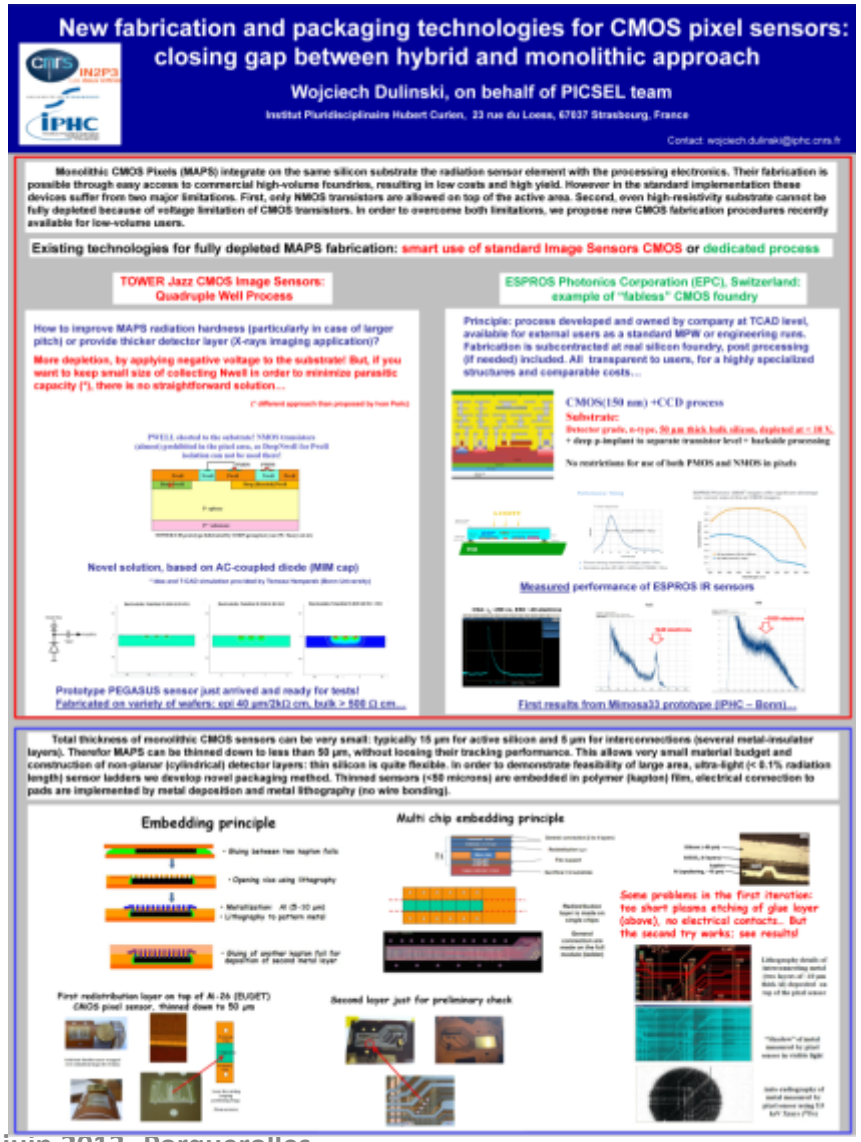
Réticule ITS1
180 nm Engineering Run

- IPHC - Groupe PICSEL
  - Upgrade ITS ALICE
- Sujet/Domaine
  - Engineering Run / MPW
  - Automatisation des procédures d'assemblage de 26 circuits
- Interlocuteur
  - Grégory BERTOLONE



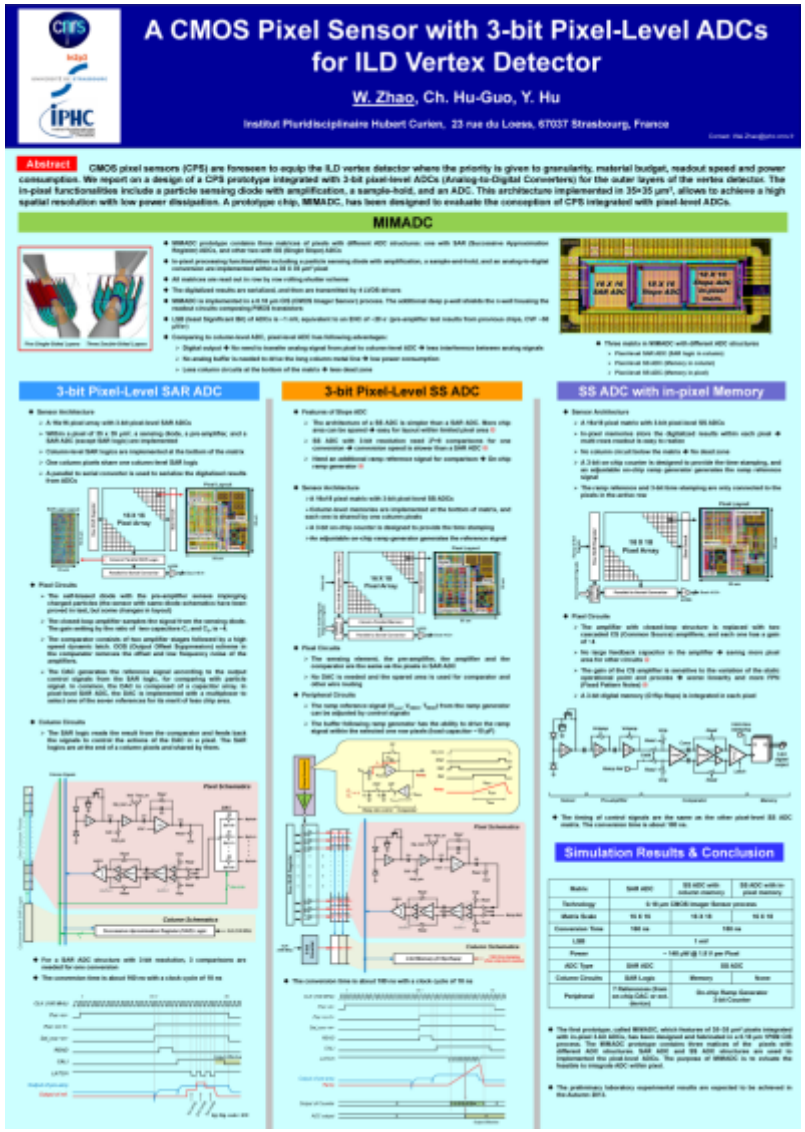
MIMOSA 34 & CERNWIET
Nouveaux procédés de fabrication
Monolithique & Hybride

- IPHC - Groupe PICSEL
  - R&D avancée
- Sujet/Domaine
  - CMOS sur substrats HRES
  - Capteurs/Flex ultraminces
- Interlocuteur
  - Wojciech DULINSKI



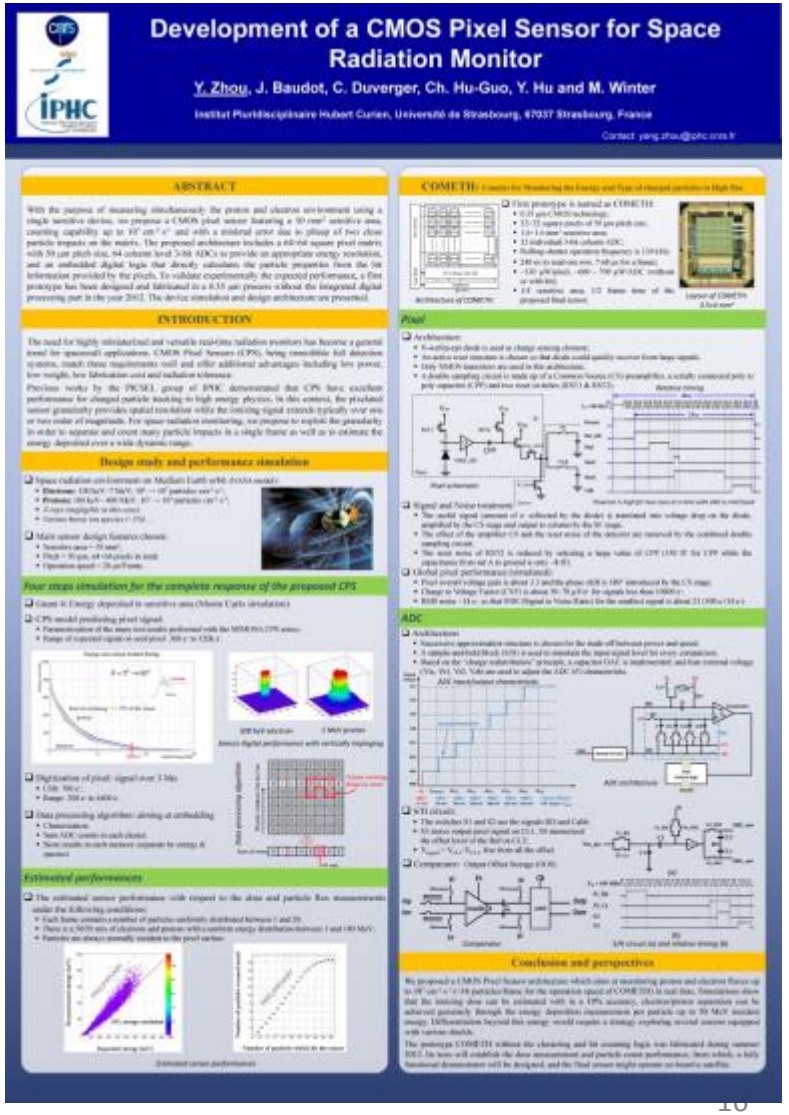
MIMADC
ADC 3 bits intégrés au pixel

- IPHC - Groupe PICSEL
  - R&D avancée
- Sujet/Domaine
  - Pixels à discriminateur embarqué
    - Faible consommation
    - Grande vitesse de lecture
  - Etude de 3 architectures
- Interlocuteur
  - Yang ZHOU



COMETH
COunter for Monitoring the Energy and Type of charged particles in High flux

- IPHC - Groupe PICSEL
  - Space Radiation Monitoring
- Sujet/Domaine
  - Dosimetry
  - High flux environment
- Interlocuteur
  - Yang ZHOU



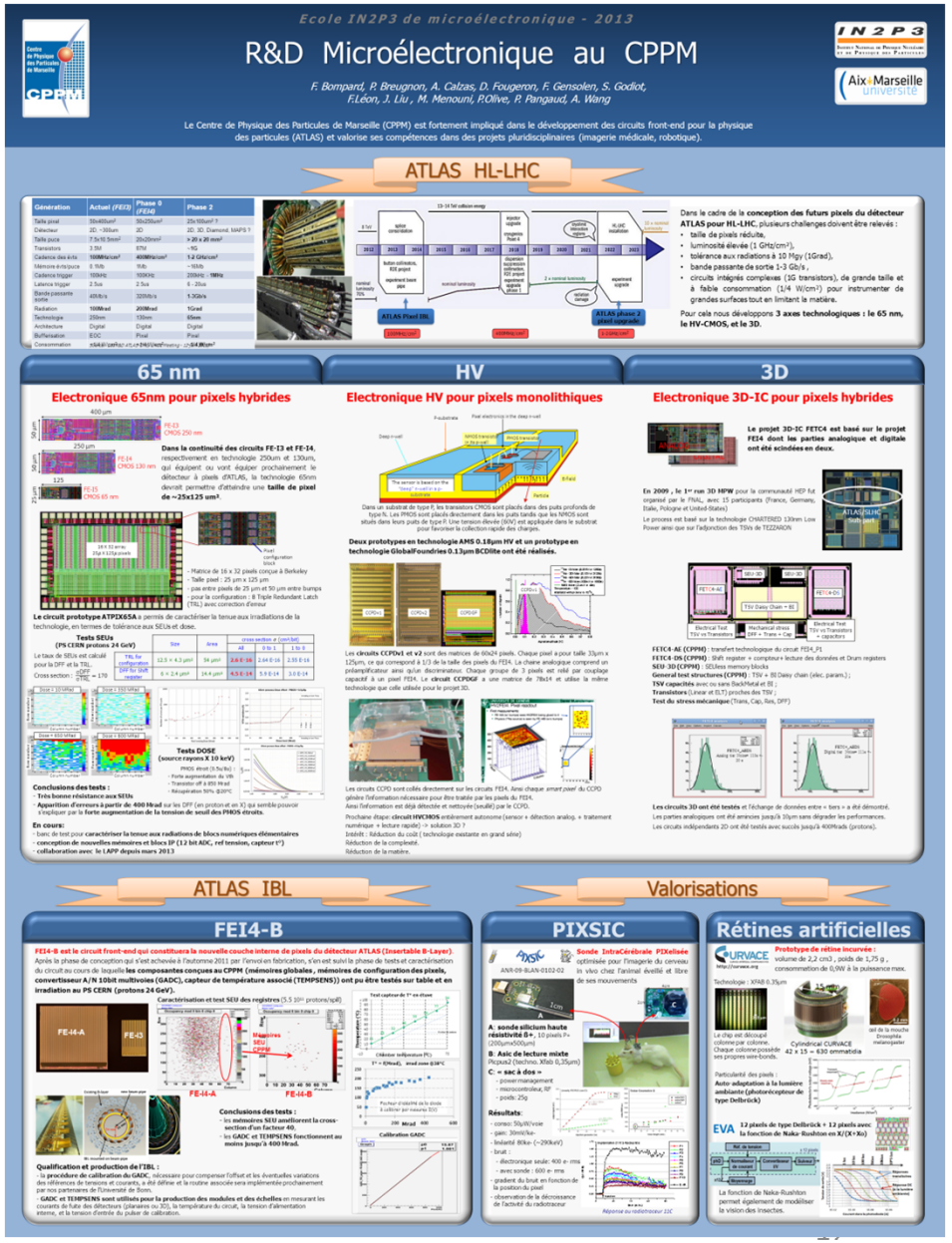
R&D microélectronique au CPPM

CPPM

Equipe microélectronique

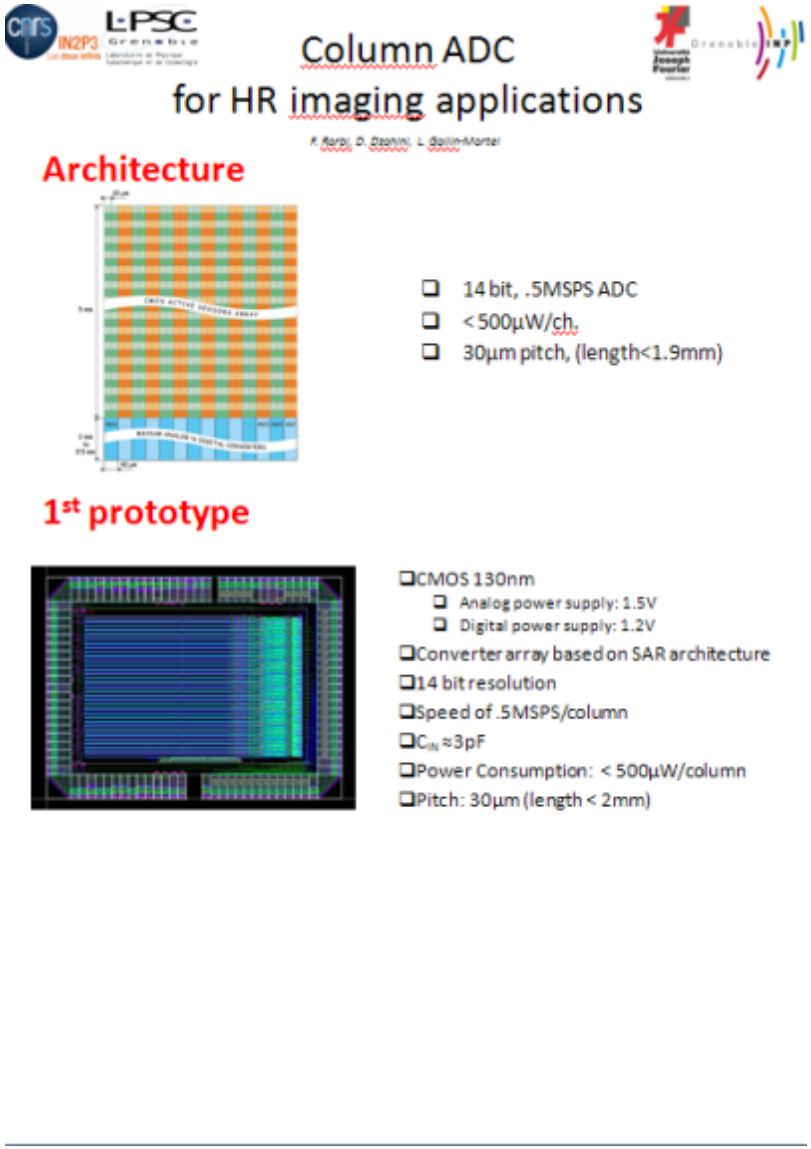
(conception - mesure - test)

- ATLAS / LHC et HL-LHC
  - IBL (phase 0)
    - circuit FEI4
  - phase 1 et 2
    - Solution en 65nm
    - Solution en techno 3D
    - Solution en HV CMOS
- Imagerie
  - Rétine artificielle
  - Sonde intracérébrale



Column ADC
for HR imaging applications

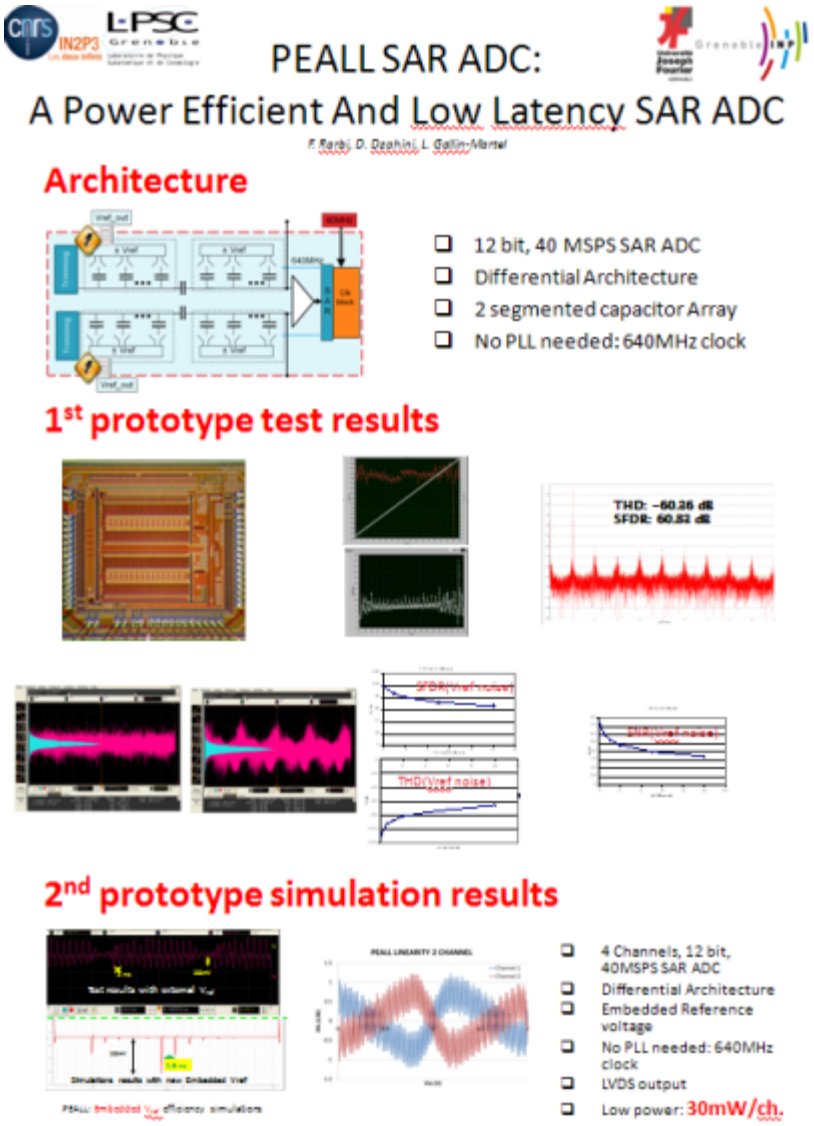
- LPSC Grenoble – Gravit
- Massive Array ADC
- Interlocuteur
  - Fatah RARBI



PEALL 12-b, 40-MSPS SAR ADC: A Power Efficient and Low Latency SAR ADC

- LPSC Grenoble
  - ATLAS
- High-speed and low power ADC

- Interlocuteur
  - Fatah RARBI



Cryogenic ASIC in Standard Technology for QUBIC Experiment

- AstroParticule & Cosmologie (APC)
  F. Voisin, D. Prêle

- Description de l'ASIC réalisé pour l'instrument QUBIC dédié à l'observation du fond diffus cosmologique